



DEUTSCHES  
PATENTAMT

21 Aktenzeichen: P 32 34 004.4  
22 Anmeldetag: 14. 9. 82  
43 Offenlegungstag: 15. 3. 84

71 Anmelder:

Christoph Emmerich GmbH & Co KG, 6000 Frankfurt,  
DE

72 Erfinder:

Großmann, Bernd, 6050 Offenbach, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Speicherbaustein für Mikroprozessoren

Ein Speicherbaustein für Mikroprozessoren, der wie herkömmliche EPROM-Speicherbausteine für Programmänderungen löschar und danach wieder programmierbar sein soll, ist zur besseren Löscharkeit und schnelleren Programmierbarkeit aus einem CMOS-RAM-Speicherbaustein und einer elektronischen Randbeschaltung mit Stromquelle zur Pufferung der RAM-Versorgungsspannung versehen, wobei die Stromquelle ein Akkumulator mit an den Betriebsspannungsanschluß des Speicherbausteins angeschlossenem Ladestromkreis ist. Dieser Akkumulator ist durch elektronische Schaltteile gegen Entladen in die externe Beschaltung gesichert. Außerdem ist der hinsichtlich Verlust an Speicherung durch an seinen Anschlüssen herrschende äußere Einflüsse sehr empfindliche CMOS-RAM-Speicherbaustein mittels eines Schaltors an seinem Aktivierungseingang zu sichern.

(32 34 004)

DE 32 34 004 A 1

# PATENTANWALT DIPL.-PHYS. HEINRICH SEIDS

6200 Wiesbaden 1 · Bierstadter Höhe 15 · Postfach 5105 · Telefon (0 61 21) 56 20 22

Postscheck Frankfurt/Main 1810 08-602 · Bank Deutsche Bank 306 571 · Nass. Sparkasse 120 040 995

Wiesbaden, den 13. September 1982

E 352 VNR: 107565 S/ha

Christoph Emmerich GmbH & Co. KG  
Homburger Landstraße 148  
6000 Frankfurt am Main 50

## =====

### Speicherbaustein für Mikroprozessoren

## =====

### P a t e n t a n s p r ü c h e

### =====

- 5      (1) Speicherbaustein für Mikroprozessoren, der für Programmänderung löschar und danach wieder programmierbar und im übrigen wie ein EPROM-Speicherbaustein dazu ausgebildet ist, die ihm gegebene Programmierung festzuhalten und auch anstelle eines EPROM-Speicherbausteins in Mikroprozessor-Schaltungen und - ggf. über ein elektronisches Anpassungselement - in elektronische Entwicklungs- und Programmiergeräte einsetzbar ist, und bei dem ein CMOS-RAM-Speicherbaustein mit
- 10      einer eine Stromquelle zur Pufferung der RAM-Versorgungsspannung enthaltenden elektronischen Randbeschaltung zu einer elektronischen Bausteineinheit vereinigt ist,

dadurch gekennzeichnet, daß

- 5 a) die Stromquelle zur Pufferung der RAM-Versorgungsspannung ein Akkumulator (3) ist, der über einen Widerstand (10) zur Einstellung des Lade- und Pufferstroms an die Zuführung für die normale Betriebsspannung angeschlossen ist, wobei
- 10 b) die elektronische Randbeschaltung elektronische Schaltteile (4) zur Verhinderung von Energieabfluß vom Akkumulator (3) in die externe Beschaltung und
- 15 c) ein Schalterelement (5 bzw 9) enthält, das zwischen dem am CMOS-RAM-Speicherbaustein (1) Aktivierung für die Eingabe von Speicherungen vorgesehenen Eingang (pin 18) und einen Anschluß für die Aktivierungsspannung ( $\overline{CS}$ ) des Programmiergerätes eingesetzt ist, wobei der Aktivierungseingang (pin 18) und der Eingang (pin 24) für die Versorgungsspannung des CMOS-RAM-Speicherbausteins (1) über einen ohm'schen Widerstand (6) miteinander verbunden sind

- 20 2) Speicherbaustein nach Anspruch 1; dadurch gekennzeichnet, daß der Akkumulator (3) auf die stand-by Betriebsspannung des CMOS-RAM-Speicherbausteins (1) abgestimmt ist und über eine Diodenschaltung (7) bei Fehlen der externen Betriebsspannung die Stromversorgung des
- 25 CMOS-RAM-Speicherbausteins (1) übernimmt.

- 3) Speicherbaustein nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Akkumulator (3) über den Widerstand (10) an eine Diodenschaltung oder vorzugsweise an die Basis eines mit seiner Emitter-Kollektor-Strecke in die Zuführung für die normale Betriebsspannung in CMOS-RAM-Speicherbaustein (1) gelegten Transistors (4) angeschlossen ist.
- 5
- 4) Speicherbaustein nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß das an den Aktivierungseingang (pin 18) des CMOS-RAM-Speicherbausteins (1) gelegte Schalterelement (9) ein von Hand zu betätigender Ein-Aus-Schalter ist.
- 10
- 5) Speicherbaustein nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß das Schalterelement durch einen Transistor (5) gebildet ist, der mit seiner Emitter-Kollektor-Strecke zwischen den Aktivierungseingang (pin 18) des CMOS-RAM-Speicherbausteins (1) und den Anschluß für die Aktivierungsspannung ( $\overline{CS}$ ) gelegt ist, wobei die Basis des Transistors (5) über eine Zenerdiode (11) an die Versorgungsspannung (Emitter des Transistors 4) gelegt ist.
- 15
- 20
- 6) Speicherbaustein nach Anspruch 5, gekennzeichnet durch Dimensionierung von Zenerdiode (11) und Spannungs-

teiler (12, 13) derart, daß bei Absinken der Versorgungsspannung (Emitter des Transistors 4) auf einen Wert von etwa 0,5V unterhalb der Mindestbetriebsspannung des CMOS-RAM-Speicherbausteins (1), der an dem Aktivierungseingang (pin 18) liegende Transistor (5) sperrt und die Spannung am Aktivierungseingang (pin 18) des CMOS-RAM-Speicherbausteins (1) über den zwischen dem Aktivierungseingang (pin 18) und dem Eingang (pin 24) für die Versorgungsspannung des CMOS-RAM-Speicherbausteins (1) liegenden Widerstand (6) auf high geht.

7) Speicherbaustein nach einem der Ansprüche 1 bis 6, gekennzeichnet durch ein in Art eines Zwischensockels an die Bausteineinheit (2) ansetzbares Anpassungselement (20), das in den anzupassenden Verbindungen elektronische Schaltungsteile, insbesondere eine invertierende Transistorschaltung (21, 22, 23) enthält.

8) Speicherbaustein nach einem der Ansprüche 1 bis 7, gekennzeichnet durch eine Bausteineinheit (2) mit einer Grundplatte (15) an deren Unterseite Anschlußstifte (pins 16) in EPROM-pin-Anordnung angebracht sind und die auf ihrer Oberseite einen CMOS-RAM-

5 Speicherbaustein (1), einen Akkumulator (3), elektronische Bauelemente (4, 7) für einen Lade- und Pufferstromkreis des Akkumulators (3), einen an den Aktivierungseingang des CMOS-RAM-Speicherbausteins (1) angeschlossenen Schalter (5, 9) und elektrische Widerstände (10, 6, 12, 13) trägt, die als elektronische Randbeschaltung mit dem CMOS-RAM-Speicherbaustein (1) und untereinander verbunden sind.

10 9) Speicherbaustein nach Anspruch 8, dadurch gekennzeichnet, daß der Schalter aus einem Schalttransistor (5), einem ohm'schen Spannungsteiler (12, 13) und einer Zenerdiode (11) zusammengesetzt ist.

15 10) Speicherbaustein nach Anspruch 8 oder 9, gekennzeichnet durch eine von seitlichen elektrischen Anschlüssen freie Bausteineinheit (2), bei der die auf der Oberseite der Grundplatte (15) angebrachten Bauelemente (1, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13) zu einem Block (17) vereinigt, vorzugsweise in einen Block (17) eingegossen sind.

Die Erfindung bezieht sich auf einen Speicherbaustein für Mikroprozessoren, der für Programmänderung löschar und danach wieder programmierbar und im übrigen wie ein EPROM-Speicherbaustein dazu ausgebildet ist, die ihm  
5 gegebene Programmierung fest zu halten und auch anstelle eines EPROM-Speicherbausteins in Mikroprozessor-Schaltungen und - ggf. über ein elektronisches Anpassungselement - in elektronische Entwicklungs- und Programmiergeräte einsetzbar ist, wobei ein CMOS-RAM-Speicherbaustein mit einer  
10 eine Stromquelle zur Pufferung der RAM-Versorgungsspannung enthaltenden elektronischen Randbeschaltung zu einer elektronischen Bausteineinheit vereinigt ist.

Speicherbausteine dieser Art sind in der Zeitschrift "Electronic Product News EPN", Ausgabe Januar 1980,  
15 als nichtflüchtiger RAM-Module oder "Instant ROMs" beschrieben. Sie sind auch unter der Bezeichnung "EPROM EMULATORS" bekannt. Diese bekannten "Instant ROMs" oder "EPROM EMULATORS" haben jedoch den erheblichen Nachteil, daß sie mit einem elektrischen Primärelement, nämlich  
20 einer Lithium-Batterie als Stromquelle ausgerüstet sind. Schon allein die sich verbrauchende elektrische Primärbatterie beschränkt die Lebensdauer dieser bekannten Speicherbausteine. Dabei ist es zur Erzielung ausreichender Lebensdauer notwendig, solche CMOS-RAM-Speicherbausteine zu benutzen, die nur sehr geringen Stromverbrauch  
25

haben. Dabei sind aber das Einschreiben und das Ablesen von Speicherungen bei solchen CMOS-RAM-Speicherbausteinen nur mit geringer Geschwindigkeit möglich. Die bekannten "Instant ROMs" bzw. "EPROM EMULATORS" sind daher für  
5 höhere Anforderungen, insbesondere für höhere Einschreibgeschwindigkeiten und Ablesegeschwindigkeiten von Speicherungen nicht geeignet.

Aufgabe der Erfindung ist es demgegenüber, Speicherbausteine der eingangs beschriebenen Art dahingehend wesentlich zu  
10 verbessern, daß die durch die Stromquelle bedingte Beschränkung der Lebensdauer und die durch die notwendige Wahl spezieller CMOS-RAM-Bausteine bedingte Beschränkung der Einschreibe- und Ablesecharakteristik entfallen.

- Diese Aufgabe wird erfindungsgemäß dadurch gelöst, daß
- 15 a) die Stromquelle zur Pufferung der RAM-Versorgungsspannung ein Akkumulator ist, der über einen Widerstand zur Einstellung des Lade- und Pufferstroms an die Zuführung für die normale Betriebsspannung angeschlossen ist, wobei
- 20 b) die elektronische Randbeschaltung elektronische Schalteile zur Verhinderung von Energieabfluß vom Akkumulator in die externe Beschaltung und
- c) ein Schaltelement enthält, daß zwischen dem am CMOS-RAM-Speicherbaustein für die Eingabe



- 8 -

*Aktivierungs-*

von Speicherungen vorgesehenen Eingang und einem Anschluß für die Aktivierungsspannung des Programmiergerätes eingesetzt ist, wobei der Aktivierungseingang und der Eingang für die Versorgungsspannung des CMOS-RAM-Speicherbausteins über einen ohm'schen Widerstand  
5 miteinander verbunden sind.

Durch die Erfindung wird erreicht, daß der als Stromquelle zur Pufferung der RAM-Versorgungsspannung eingesetzte Akkumulator während des Betriebes des Speicherbausteins  
10 ständig aufgeladen wird. Da die zur Pufferung der RAM-Versorgungsspannung erforderliche Klemmenspannung des Akkumulators kleiner als die normale Betriebsspannung des Speicherbausteines ist, läßt sich mittels des zwischen  
15 die Zuführung für die normale Betriebsspannung und den Akkumulator eingesetzten elektrischen Widerstand der Ladestrom so begrenzen, daß der Akkumulator keine Schädigung durch Überladen erfährt aber andererseits auch bei  
einer Betriebsweise des Speicherbausteines mit relativ kurzen Betriebszeiten und relativ langen Außerbetriebs-  
20 zeiten das vollständige Nachladen des Akkumulator gewährleistet ist. Durch die in der elektronischen Randbeschaltung vorgesehenen elektronischen Schaltteile zur Verhinderung von Energieabfluß vom Akkumulator in die  
externe Beschaltung wird vermieden, daß sich der Akku-  
25 mulator in einem in eine Mikroprozessor-Schaltung oder

in ein Entwicklungs- und Programmiergerät eingesetzten  
erfindungsgemäßen Speicherbaustein entladen könnte. Viel-  
mehr wird durch diese elektronischen Schalteile zur Ver-  
hinderung von Energieabfluß in die externe Beschaltung  
5 sichergestellt, daß bei Wegfall der aus der externen Be-  
schaltung kommenden Betriebsspannung die an die externe  
Beschaltung angeschlossene Betriebsspannungs-Zuführung  
innerhalb des Speicherbausteins blockiert und die aus  
dem Akkumulator kommende Pufferung der RAM-Versorgungs-  
10 spannung sofort voll wirksam wird. Zugleich ist durch die  
Erfindung mittels eines Schalterelements Vorsorge dafür  
getroffen, daß beim Herausnehmen des erfindungsgemäßen  
Speicherbausteins aus dem Entwicklungs- und Programmier-  
gerät die in den Speicherbaustein eingeschriebene Program-  
15 mierung bzw. Speicherung gesichert wird.

Durch die Erfindung, insbesondere durch das Schalterele-  
ment in der für die Eingabe von Speicherun-  
gen im erfindungsgemäßen Speicherbaustein vorgesehenen ~~Aktive-~~  
~~rungs-~~Zuleitung zum CMOS-RAM-Speicherbaustein können sämtliche  
20 zusätzlichen, seitlichen Anschlüsse an der Baustein-  
einheit entfallen, wie sie bei den bekannten "Instant  
ROMs" bzw. "EPROM EMULATORS" insbesondere als Anschlüsse  
für "write" ( $\overline{WE}$ ) und "Chip-Select" ( $\overline{CS}$ ) notwendig sind.  
Vielmehr können sämtliche Anschlüsse des erfindungs-  
25 gemäßen Speicherbausteins in entsprechender Anordnung

wie die Pin-Anordnung an herkömmlichen RAM-Bausteinen bzw. EPROM-Bausteinen vorgesehen sein. Im Sockel sind daher alle Steuerleitungen ansprechbar. Dadurch ist voller Schreib- und Lesebetrieb ohne Zusatzverkabelung möglich, und zwar ist jederzeit jede Bedienungsart möglich. Durch eine einfache Adapterschaltung, die in Art eines Zwischensockels ansetzbar ist, kann der erfindungsgemäße Speicherbaustein in herkömmliche Programmiergeräte eingesetzt werden. Durch den erfindungsgemäßen Speicherbaustein werden wesentliche Erleichterungen bei der Programmerstellung gegenüber den herkömmlichen EPROM-Speicherbausteinen erzielt, insbesondere da die Löschenzeiten entfallen. Gegenüber den bekannt gewordenen "Instant ROMs" bzw. "EPROM EMULATORS" ergibt sich der zusätzliche Vorteil wesentlich verkürzter Schreibzeiten.

In vorteilhafter Weiterbildung der Erfindung kann der Akkumulator auf die stand-by-Betriebsspannung des CMOS-RAM-Speicherbausteins abgestimmt sein und über eine Diodenschaltung bei Fehlen der externen Betriebsspannung die Stromversorgung des CMOS-RAM-Speicherbausteins übernehmen. Hierdurch wird in optimaler Weise der Übergang von Ladebetrieb des Akkumulators auf Pufferstrombetrieb und umgekehrt gewährleistet.

In bevorzugter Ausführungsform ist der Akkumulator über den Widerstand an eine Diodenschaltung oder vorzugsweise

- 11 -

an die Basis eines mit seiner Emitter-Kollektor-Strecke  
in die Zuführung für die normale Betriebsspannung zum  
CMOS-RAM-Speicherbaustein gelegten Transistors ange-  
schlossen. Durch diese Diodenschaltung bzw. Transistor-  
5 schaltung wird gewährleistet, daß bei Absinken der  
externen Betriebsspannung unter einen Schwellenwert der  
Pufferstrom-Betrieb des Akkumulators selbsttätig ein-  
setzt. Dabei bietet das Anschließen des Akkumulators über  
den Widerstand an die oben angegebene Transistorschaltung  
10 den Vorteil, daß die im Ladestromkreis des Akkumulators  
liegende Emitter-Basis-Strecke des Transistors eine  
wirksame Diodenschaltung darstellt, während die in der  
Zuführung für die normale Betriebsspannung zum CMOS-RAM-  
Speicherbaustein liegende Emitter-Kollektor-Strecke  
15 des Transistors gleiche Funktion wie eine Diodenschaltung  
bei wesentlich geringerem innerem Widerstand und damit  
geringerem Spannungsabfall bietet.

Das zur Sicherung der Einspeicherung an den Aktivierungs-  
eingang (pin 18) des CMOS-RAM-Speicherbausteins gelegte  
20 Schalterelement kann ein von Hand zu betätigender Ein-  
Aus-Schalter sein. Bevorzugt wird man jedoch einen selbst-  
tätigen Schalter dort vorsehen. Hierzu kann das  
Schalterelement ein Schalttransistor sein, der mit  
seiner Emitter-Kollektor-Strecke zwischen dem Aktivierungs-  
25 eingang (pin 18) des CMOS-RAM-Speicherbausteins und dem

Anschluß für die Aktivierungsspannung (CS) gelegt ist, wobei die Basis dieses Transistors über eine Zenerdiode an die Versorgungsspannung gelegt ist. In beiden Fällen wird durch Unterbrechen der Verbindung zwischen dem

5 Aktivierungseingang des CMOS-RAM-Speicherbausteins und dem Anschluß für die Aktivierungsspannung erreicht, daß über den den Aktivierungseingang mit dem Eingang für Versorgungsspannung des CMOS-RAM-Speicherbausteins verbindenden ohm'schen Widerstand am Aktivierungseingang

10 der Zustand "high" aufgebaut wird, um dadurch den CMOS-RAM-Speicherbaustein gegen Speicherungsverlust zu sichern. Bei dem aus Schalttransistor, Zenerdiode und Spannungsteiler aufgebauten elektronischen Schalter kann die

15 Dimensionierung von Zenerdiode und Spannungsteiler derart vorgesehen werden, daß der Schalttransistor sperrt wenn die Betriebsspannung am Eingang für die Versorgungsspannung des CMOS-RAM-Speicherbausteins um etwa 0,5V unter den Bereich der Mindestbetriebsspannung kommt.

Für das Einsetzen des Speicherbausteins in herkömmliche

20 Programmiergeräte kann ein in Art eines Zwischensockels an die Bausteineinheit ansetzbares Anpassungselement vorgesehen werden, das in den anzupassenden Verbindungen elektronische Schaltungsteile, insbesondere eine invertierende Transistorschaltung enthält.

- Erfindungsgemäß kann eine Bausteineinheit mit einer Grundplatte vorgesehen sein, an deren Unterseite Anschlußstifte (pins) in EPROM-Pin-Anordnung angebracht sind und die auf ihrer Oberseite einen CMOS-RAM-Speicherbaustein, einen Akkumulator, elektrische Bauelemente für einen Lade- und Pufferstromkreis des Akkumulators, einen an den Aktivierungseingang des CMOS-RAM-Speicherbausteins angeschlossenen Schalter und elektrische Widerstände trägt, die als elektronische Randbeschaltung mit dem CMOS-RAM-Speicherbaustein und untereinander verbunden sind. Dabei kann der Schalter bevorzugt aus einem Schalttransistor, einem ohm'schen Spannungsteiler und einer Zenerdiode zusammengesetzt sein. Diese Bausteineinheit zeichnet sich durch kompakten Aufbau aus und läßt sich wie ein herkömmlicher EPROM-Speicherbaustein handhaben.
- 15 Besonders günstig läßt sich dies erreichen, wenn eine von seitlichen elektrischen Anschlüssen freie Bausteineinheit vorgesehen ist, bei der die auf der Oberseite der Bausteinplatte angebrachten Bauelemente zu einem Block vereinigt, vorzugsweise eingegossen sind.
- 20 Ausführungsbeispiele der Erfindung werden im folgenden anhand der Zeichnung näher erläutert. Es zeigen:

- Fig. 1 das Schaltbild einer erfindungsgemäßen Bausteineinheit in einer bevorzugten Ausführungsform;
- 5 Fig. 2 das Schaltbild einer erfindungsgemäßen Bausteineinheit in einer zweiten Ausführungsform;
- 10 Fig. 3 das Schaltbild eines zusammen mit einer Bausteineinheit nach Figur 1 oder einer Bausteineinheit nach Figur 2 benutzbaren Anpassungselementes;
- 15 Fig. 4 eine erfindungsgemäße Bausteineinheit in vertikalem Schnitt, wobei nur ein Teil der in der Bausteineinheit enthaltenen Bauelemente dargestellt sind, und zwar schematisch, und
- Fig. 5 ein Anpassungselement in vertikalem Schnitt bei dem nur ein Teil der im Anpassungselement enthaltenen Bauelemente dargestellt ist, und zwar schematisch.
- 20 In den Beispielen nach den Figuren 1 und 2 enthält die Bausteineinheit 2 einen bekannten CMOS-RAM-Speicherbaustein 1, der an seinem Aktivierungseingang (pin 18), seinem Eingang für die Versorgungsspannung (pin 24) und seinem Masseanschluß (pin 12) mit einer Randbeschaltung
- 25 versehen ist. An den Eingang für die Versorgungsspannung

(pin 24) und den Masseanschluß (pin 12) des CMOS-RAM-Speicherbausteins 1 ist eine Stromquelle zur Pufferung der RAM-Versorgungsspannung gelegt. Diese Stromquelle besteht aus der Reihenschaltung eines Akkumulators 3 und einer Diode 7. Da die stand-by-Betriebsspannung des hier benutzten CMOS-RAM-Speicherbausteins 1 bei 2V liegt, kann der Akkumulator 3 aus zwei Zellen mit 1,2V Klemmenspannung aufgebaut sein, also eine Klemmenspannung von 2,4V haben, wenn die Diode 7 eine Germaniumdiode mit entsprechend geringem inneren Widerstand ist. Der CMOS-RAM-Speicherbaustein hat eine Betriebsspannung von  $5V \pm 10\%$ . Dies entspricht einer normalen Betriebsspannung von 5V, einer maximalen Betriebsspannung von 5,50V und einer minimalen Betriebsspannung von 4,50V. Von der Zuführung für die Betriebsspannung (pin 24) ist der Ladestromkreis für den Akkumulator 3 mittels des Transistors 4 abgezweigt, wobei die nur vernachlässigbar kleinen, inneren Widerstand aufweisende Kollektor-Emitter-Strecke des Transistors 4 in die Zuführungsleitung 8 für die Betriebsspannung gelegt ist. Die Bausteineinheit 2 hat dadurch die gleiche normale Betriebsspannung von  $5V \pm 5\%$ , maximale Betriebsspannung von 5,25V und minimale Betriebsspannung von 4,75V wie ein EPROM-Speicherbaustein.

Zur Bildung des Ladestromkreises ist die Basis des Transistors 4 über einen ohm'schen Ladevorwiderstand 10 mit der positiven Spannungsklemme des Akkumulators 3



verbunden. Die elektrische Größe des ohm'schen Lade-  
vorwiderstandes 10 und die Ladekapazität des Akkumulators  
3 sind derart aufeinander abzustimmen, daß einerseits  
während der Betriebszeit das vollständige Aufladen des  
5 Akkumulators sichergestellt und während der Nichtbe-  
triebszeit der Bausteineinheit 2 das Entladen des Akku-  
mulators über den CMOS-RAM-Speicherbaustein ausgeschlossen  
ist.

An den Aktivierungseingang (pin 18) des CMOS-RAM-Speicher-  
bausteins 1 sind in beiden Ausführungsformen ein ohm'scher  
10 Widerstand 6 als Verbindung zum Betriebsspannungseingang  
(pin 24) und ein Schalterelement als Verbindung zu dem  
CS-Steuerungsanschluß der Bausteineinheit 2 angeschlossen.  
In der in Figur 1 wiedergegebenen bevorzugten Ausführungs-  
15 form ist das Schalterelement ein durch den Schalttransistor  
5 mit ohm'schen Spannungsteiler 12, 13 und Zenerdiode 11  
gebildeter elektronischer Schalter, der auf das Absinken  
der Betriebsspannung in der Betriebsspannungszuleitung  
8 durch Sperren des Transistors 5 anspricht. Die Zener-  
20 diode 11 ist hierzu derart mit dem ohm'schen Spannungsteiler  
12, 13 abgestimmt, daß der Transistor 5 nur dann durch-  
gängig ist, wenn die in der Betriebsspannungszuleitung  
8 anliegende Spannung einen Mindestwert hat, der etwa  
0,5V unterhalb der Mindestbetriebsspannung liegt, also  
25 einen Mindestwert von 4,0V bis 4,25V. Unterhalb dieses

Mindestwertes der Spannung in der Leitung 8 liegt die Basis des Transistors 5 über die Zenerdiode 11 und den elektrischen Spannungsteiler 12, 13 auf einer Spannung, bei der der Transistor 5 gesperrt ist. Bei gesperrtem Transistor 5 stellt sich an dem Aktivierungseingang (pin 18) des CMOS-RAM-Speicherbausteins 1 die Betriebsspannung bzw. die Pufferspannung ein. In jedem Fall bedeutet dies den Zustand "high" am Aktivierungseingang und damit Inaktivierung des CMOS-RAM-Speicherbausteins für Speicheraufnahme oder Speicherungsabgabe.

Die Steuerung des Aktivierungseingangs mittels des NPN-Transistors 5 ergibt sich aus der folgenden Tabelle

	Spannung an Ermittler	Spannung an Pin 18	Funktion
15	high (5V)	high (5V)	IC ist inaktiviert = Stand by; keine Funktion möglich, Daten geschützt.
	low (0V)	low (0V)	Schreiben/Lesen mögl.
20	undefiniert = IC aus Schaltung gezogen	high (2V Puffer- spannung) wegen 1,5k $\Omega$ Kollektor- widerstand	IC inaktiviert; Daten geschützt.
25	low (0V) = äußere Betr.-Spannung abgeschaltet	high (2V Puffer- spannung) wegen 1,5 k $\Omega$ Kollektor- widerstand	IC inaktiviert; Daten geschützt

Eine Steuerung gleicher Art läßt sich auch mittels eines in der vereinfachten Ausführungsform gemäß Figur 2 vorgesehenen Handschalters 9 erreichen. Jedoch darf der Benutzer der Bausteineinheit 2 nicht vergessen, den Handschalter 9 zu öffnen bevor die Betriebsspannung abgeschaltet wird bzw. bevor die Bausteineinheit 2 aus einem Programmiergerät oder aus einer Prozessorschaltung herausgenommen wird.

In Abänderung der dargestellten elektrischen Schaltung der Figuren 1 und 2 kann der Akkumulator 3 auch aus drei Zellen zu je 1,2V Klemmenspannung aufgebaut werden, also eine Gesamtklemmenspannung von 3,6V erhalten. Hierdurch läßt sich eine etwas höhere Pufferspannung erreichen und für die Diode 7 eine Diode mit größerem inneren Widerstand, beispielsweise eine Siliciumdiode einsetzen. Andererseits empfiehlt sich ein Akkumulator mit 3,6V Klemmenspannung nur, wenn die Betriebszeit der Bausteineinheit 2 relativ groß im Vergleich zur Nichtbetriebszeit ist, also die Betriebsspannung relativ langfristig anliegt.

Die Figuren 1 und 2 zeigen nur die mit der Randbeschaltung verbundenen Anschlüsse des CMOS-RAM-Speicherbausteines 1. Alle übrigen Anschlüsse des CMOS-RAM-Speicherbausteins 1 sind als Anschlüsse der Bausteineinheit 2 herausgeführt.

Figur 3 zeigt das Schaltbild einer besonders einfachen Ausführungsform des Anpassungselements 20. Im Schaltbild gemäß Figur 3 sind nur diejenigen Anschlüsse und Leitungen wiedergegeben, die zur Anpassung der Bausteineinheit 2 an herkömmliche Entwicklungs- und Programmiergeräte zu variieren sind. Dabei sind auf der linken Seite des Schaltbildes die Anschlüsse zu dem Entwicklungs- bzw. Programmiergerät und auf der rechten Seite des Schaltbildes die Anschlüsse zu der Bausteineinheit 2 wiedergegeben.

Im dargestellten Beispiel enthält das Anpassungselement 20 eine invertierende Transistorschaltung mit einem npn-Transistor 21. Die Basis dieses Transistors 21 ist über einen ohm'schen Widerstand 22 an den Anschluß  $\overline{CE}$  (pin 18) zum Entwicklungs- bzw. Programmiergerät gelegt. Der Kollektor des npn-Transistors 21 liegt an dem Anschluß  $\overline{WE}$  (Buchse 21) zur Bausteineinheit 2 (Figuren 1 und 2) und über einen ohm'schen Widerstand 23 an dem im übrigen durchgeschleiften Betriebsspannungsanschluß (pin 24 und Buchse 24). Der Emitter des npn-Transistors 21 liegt an den Anschlüssen  $\overline{CS}$  (Buchse 18) und  $\overline{OE}$  (Buchse 20) zur Bausteineinheit 2 (Figuren 1 und 2) sowie an dem im übrigen durchgeschleiften Masseanschluß (pin 12 und Buchse 12). Die Verbindungen  $V_{pp}$  (pin 21) und  $\overline{OE}$  (pin 20) zum Entwicklungs- bzw. Programmiergerät sind nicht durchgeführt (nc). Mit diesem Anpassungselement wird

erreicht, daß unabhängig vom Zustand an den Anschlüssen  
Vpp (pin 21) und OE (pin 20) der Zustand am Anschluß  
CE (pin 18) zum Entwicklungs- und Programmiergerät inver-  
tiert am Anschluß WE (Buchse 21) zu Bausteineinheit 2  
5 auftritt, während der Zustand an den Anschlüssen CS  
(Buchse 18) und OE (Buchse 20) zur Bausteineinheit 2  
unabhängig vom Zustand am Anschluß CE bzw. am Anschluß  
WE stets "low" ist. Die invertierende Wirkung wird da-  
durch erzielt, daß bei Zustand "high" an CE der npn-  
10 Transistor 21 leitend ist und daher den Anschluß WE  
(Buchse 21) mit den stets an Masse (0V) liegenden An-  
schlüssen CS (Buchse 18) und OE (Buchse 20) parallel-  
schaltet. Bei Zustand "low" an CE (pin 18) sperrt der  
npn-Transistor 21, so daß sich an dem Anschluß WE  
15 (Buchse 21) über den Widerstand 23 von der Betriebs-  
spannung her der Zustand "high" aufbaut.

Alle übrigen Anschlüsse sind im Anpassungselement durch-  
geschlossen ebenso wie der Anschluß für die Betriebs-  
spannung (pin 24 und Buchse 24) und der Masseanschluß  
20 (pin 12 und Buchse 12).

Bedeutung: CE = Chip-enable  
CS = Chip-select  
OE = output-enable  
WE = write-enable

- 21 -

low = 0V

high =  $2 \div 5V$ 

Figur 4 zeigt die Bausteineinheit schematisch in vertikalem Schnitt, wobei der Schnitt den Masseanschluß (pin 12) und den Betriebsspannungsanschluß (pin 24) zeigt. Diese Anschlußstifte (pins) sind, wie sämtliche Anschlußstifte 16, in pin-Anordnung eines EPROM-Speicherbausteins in der Grundplatte 15 befestigt. Auf der Oberseite der Grundplatte 15 sind der CMOS-RAM-Speicherbaustein 1 und die elektrischen Bauelemente der Randbeschaltung angebracht. Figur 4 zeigt von diesen elektrischen Bauelementen den Akkumulator 3, die Betriebsspannungszuführungsleitung 8 zum CMOS-RAM-Speicherbaustein 1, mit dem in dieser Betriebsspannungszuleitung 8 angebrachten Transistor 4. Ferner sind der an den Transistor 4 angeschlossene, im Ladestromkreis des Akkumulators 3 liegende Ladevorwiderstand 10 und die im Pufferstromkreis liegende Diode 7 gezeigt, die mit dem Akkumulator 3 und dem CMOS-RAM-Speicherbaustein 1 verbunden ist. Sämtliche zu der Randbeschaltung des CMOS-RAM-Speicherbausteins 1 gehörenden Bauelemente und Anschlußleitungen sind mit dem CMOS-RAM-Speicherbaustein 1 zu einem Block 17 vereinigt, der mit elektrisch isolierendem Kunststoff zusammengelassen ist.

Das Anpassungselement 20 ist ebenfalls blockartig ausge-

bildet. Dieser Block 24 hat in etwa die Form eines  
Untersockels, auf den die Bausteineinheit 2 aufsteckbar  
ist. Zu diesem Zweck sind in der Oberseite des Blockes  
24 Buchsen 25 angebracht, in die die Anschlußstifte  
5 16 der Bausteineinheit 2 einsteckbar sind. An der Unter-  
seite weist der Block 24 Anschlußstifte 26 in pin-  
Anordnung eines EPROM-Speicherbausteins auf. Diese  
Anschlußstifte 26 sind in einer Grundplatte 27 be-  
festigt, die im übrigen den Block und die in ihm ver-  
10 einigten Bauelemente trägt, und zwar einen npn-Transistor  
21 und mit diesem Transistor 21 verbundene ohm'sche  
Widerstände 22 und 23 sowie von den jeweiligen Anschluß-  
stiften 26 zu entsprechenden Anschlußbuchsen 25 führende  
Verbindungsleitungen 28. Der sockelartige Block 24 ist  
15 aus elektrisch isolierendem Kunststoff gegossen.

## PATENTANWALT DIPL.-PHYS. HEINRICH SEIDS

6200 Wiesbaden 1 · Bierstadter Höhe 15 · Postfach 5105 · Telefon (0 61 21) 56 20 22

Postscheck Frankfurt/Main 1810 08 - 602 · Bank Deutsche Bank 306 571 · Nass. Sparkasse 120 040 995

Wiesbaden, den 13. September 1982

E 352

VNR: 107565

S/ha

Christoph Emmerich GmbH & CO. KG  
Homburger Landstraße 148  
6000 Frankfurt am Main 50

## =====

## Speicherbaustein für Mikroprozessoren

=====

- |    |                           |
|----|---------------------------|
| 1  | CMOS-RAM-Speicherbaustein |
| 2  | Bausteineinheit           |
| 3  | Akkumulator               |
| 4  | Transistor                |
| 5  | Schalttransistor          |
| 6  | ohm'scher Widerstand      |
| 7  | Diode                     |
| 8  | Zuführungsleitung         |
| 9  | Handschalter              |
| 10 | Ladevorwiderstand         |
| 11 | Zenerdiode                |
| 12 | Spannungsteiler           |
| 13 | Spannungsteiler           |



15	Grundplatte
16	Anschlußstift
17	Block
18	Anschlußleitungen
20	Anpassungselement
21	npn-Transistor
22	ohm'scher Widerstand
23	ohm'scher Widerstand
24	Block
25	Buchsen
26	Anschlußstifte
27	Grundplatte
28	Verbindungsleitung

- 25.  
Leerseite

Fig.1

8

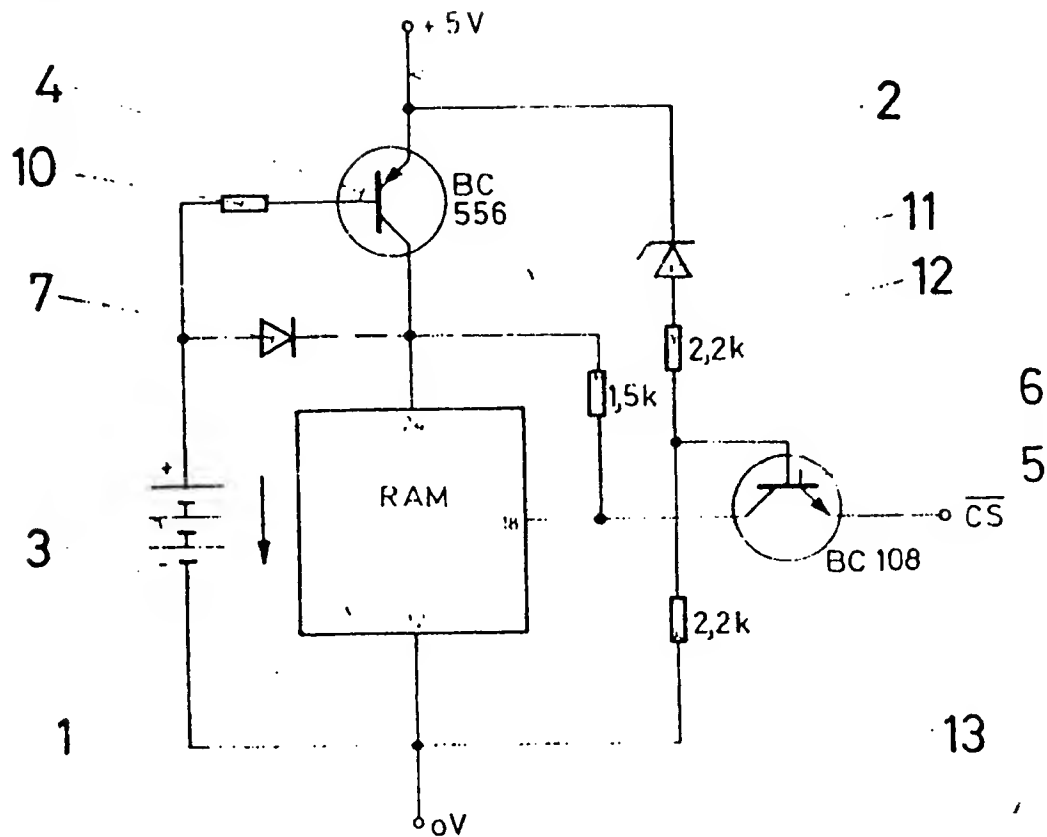


Fig.2

4

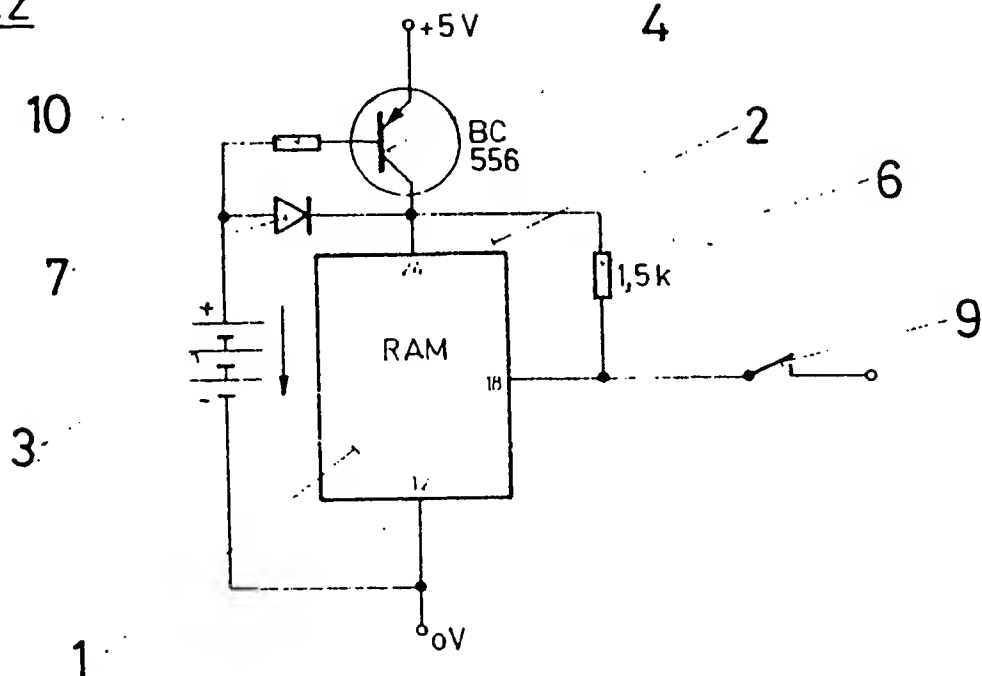


Fig.3

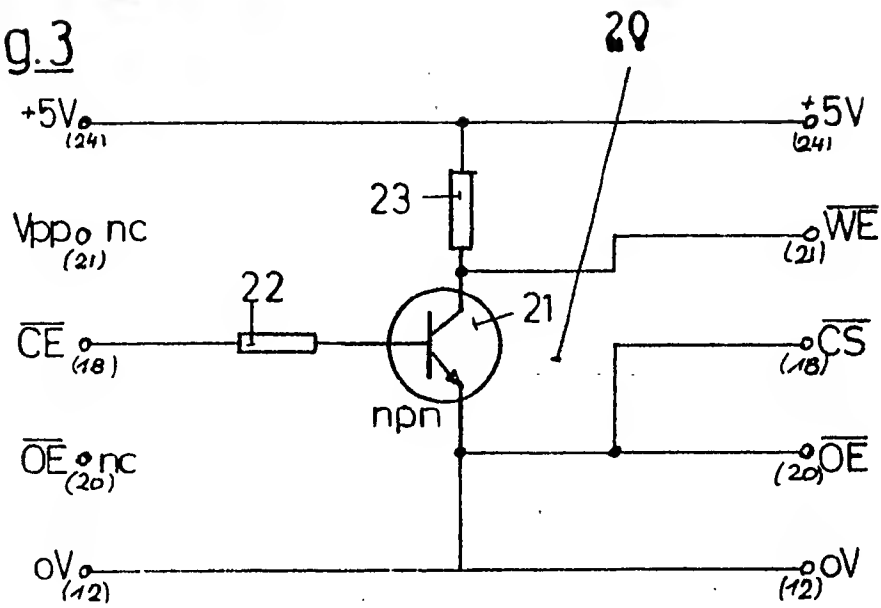


Fig.4

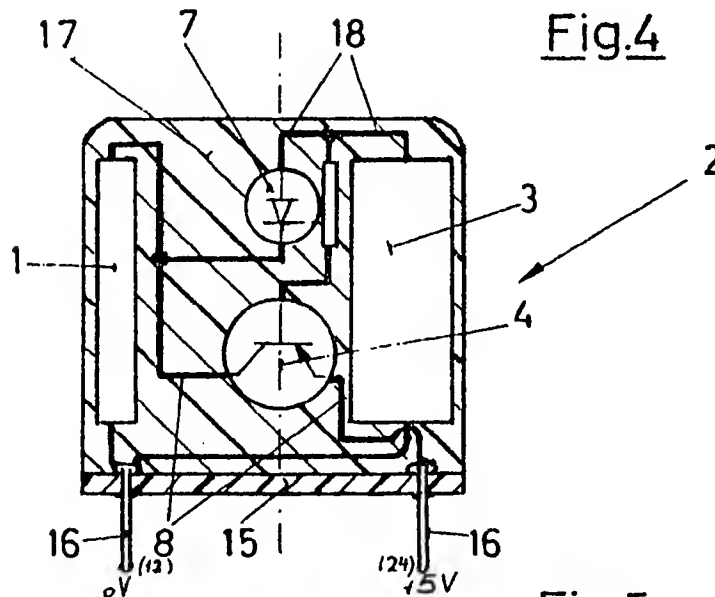


Fig.5

